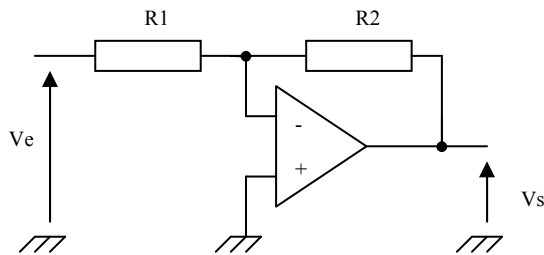


CAN – CNA

Convertisseurs Analogique → Numérique & Numérique → Analogique

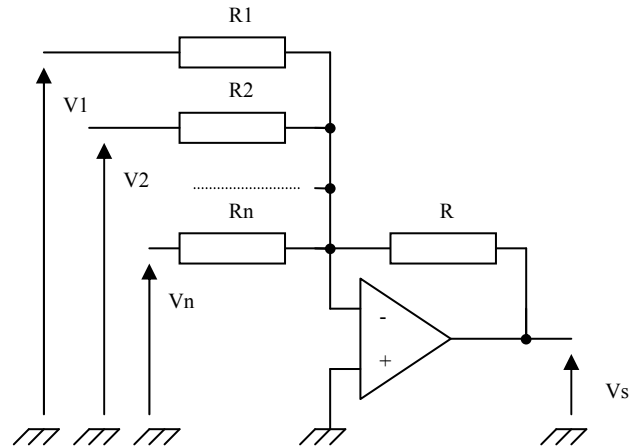
1. Le CNA

Principe de base :



Montage inverseur

$$V_s = -\frac{R_2}{R_1} V_e$$



Montage sommateur inverseur

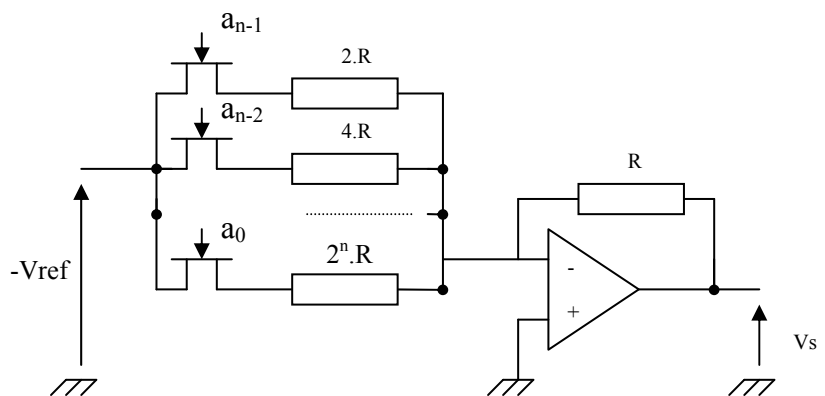
$$V_s = -R \cdot \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n} \right)$$

Le CNA est réalisé selon le principe du montage amplificateur inverseur :

Chaque ligne d'entrée est commandée par un interrupteur électronique piloté par la variable logique a_i :

- $a_i = 1$: circuit fermé,
- $a_i = 0$: circuit ouvert.

Pour un convertisseur de n bits ($a_{n-1} a_{n-2} \dots a_0$), où a_0 représente le bit de poids faible (LSB), on obtient :

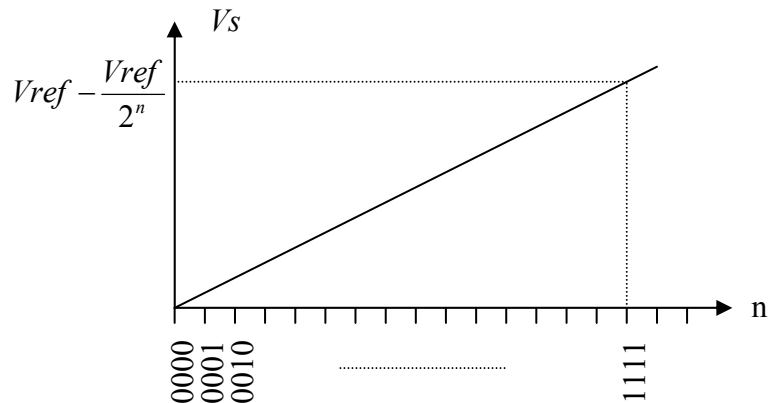


$$V_s = V_{ref} \cdot \left(a_{n-1} \cdot \frac{R}{2.R} + a_{n-2} \cdot \frac{R}{4.R} + \dots + a_0 \cdot \frac{R}{2^n.R} \right)$$

ou encore :

$$V_s = V_{ref} \cdot \left(\frac{a_{n-1}}{2} + \frac{a_{n-2}}{4} + \dots + \frac{a_0}{2^n} \right)$$

Cette précédente relation fait correspondre à chaque mot binaire ($a_{n-1} a_{n-2} \dots a_0$) une tension électrique positive comme le montre le graphique ci-dessous :



Valeur minimale : $a_i = 0$ pour $i \in [0, n-1]$

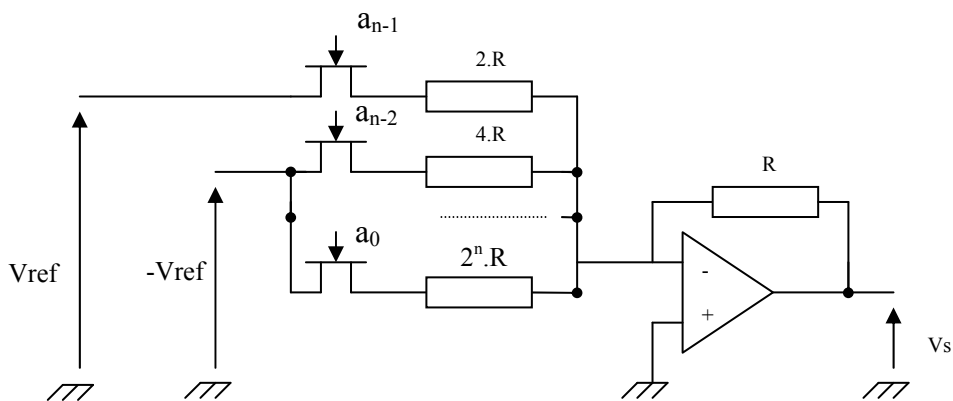
$$V_s = 0$$

Valeur maximale : $a_i = 1$ pour $i \in [0, n-1]$

$$V_s = V_{ref} \cdot \left(\frac{1}{2} + \frac{1}{4} + \dots + \frac{1}{2^n} \right) = V_{ref} \cdot \left(\frac{1/2 - (1/2)^{n+1}}{1 - 1/2} \right) = V_{ref} - \frac{V_{ref}}{2^n}$$

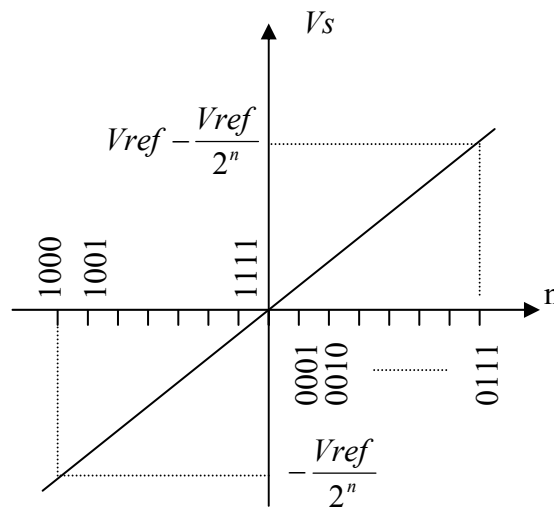
Le codage d écrit ci-dessus est unipolaire.

Afin de réaliser un codage bipolaire, il suffit d'attribuer à a_{n-1} un poids électrique négatif valant $-V_{ref} / 2$:



$$V_s = V_{ref} \cdot \left(-\frac{a_{n-1}}{2} + \frac{a_{n-2}}{4} + \dots + \frac{a_0}{2^n} \right)$$

Il est alors possible de représenter les nombres positifs et négatifs comme le montre le graphique ci-dessous:



$$\left. \begin{array}{l} \text{Valeur minimale : } a_i = 0 \text{ pour } i \in [0, n-2] \\ a_{n-1} = 1 \end{array} \right\} V_s = -\frac{V_{ref}}{2}$$

$$\left. \begin{array}{l} \text{Valeur maximale : } a_i = 1 \text{ pour } i \in [0, n-1] \\ a_{n-1} = 0 \end{array} \right\} \begin{aligned} V_s &= \frac{V_{ref}}{2} \cdot \left(\frac{1}{2} + \frac{1}{4} + \dots + \frac{1}{2^{n-1}} \right) \\ &= \frac{V_{ref}}{2} \cdot \left(\frac{1/2 - (1/2)^n}{1 - 1/2} \right) \\ &= \frac{V_{ref}}{2} - \frac{V_{ref}}{2^n} \end{aligned}$$

Remarques :

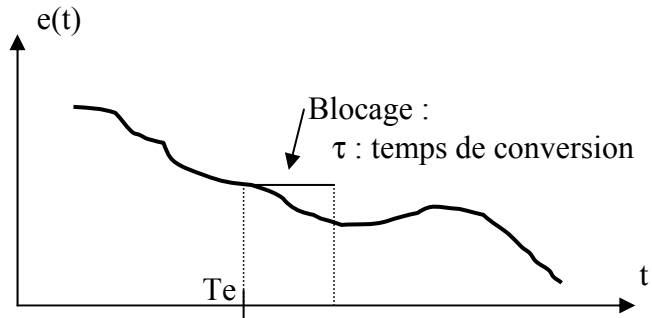
- On obtient, dans ce cas, la correspondance électrique du code de numération en mode complément à 2 où le bit de gauche donne le signe du nombre représenté.
- La vitesse de conversion est la durée qui sépare l'instant de la présentation du mot ($a_{n-1} a_{n-2} \dots a_0$) sur les gâchettes des interrupteurs électroniques et l'apparition de la tension V_s en sortie de l'amplificateur opérationnel. Cette vitesse est pratiquement égale au temps de commutation des interrupteurs (\approx nanoseconde). Dans ce cas, le convertisseur est toujours prêt à recevoir des informations du PC. Il est donc inutile d'établir un dialogue entre le convertisseur et le PC.

2. Le CAN

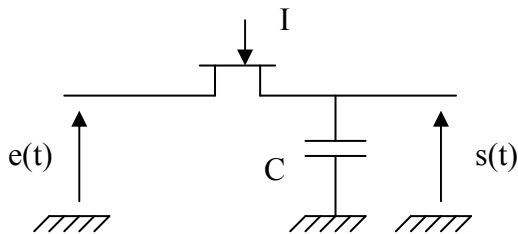
Le CAN étudié ici est bâti autour d'un générateur de rampe. D'autre part, il est mis en évidence les signaux de service permettant d'établir un dialogue entre le PC et le convertisseur.

Fonctionnement :

Il s'agit à un instant donné T_e , appelé instant d'échantillonnage, de faire correspondre à la tension électrique $e(t)$ un nombre binaire de N bits :

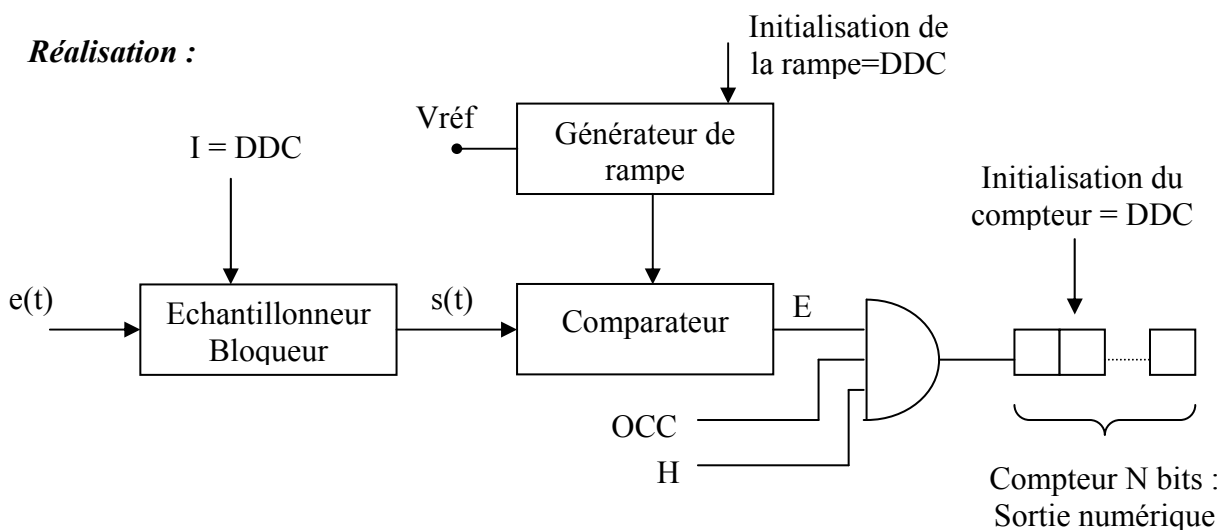


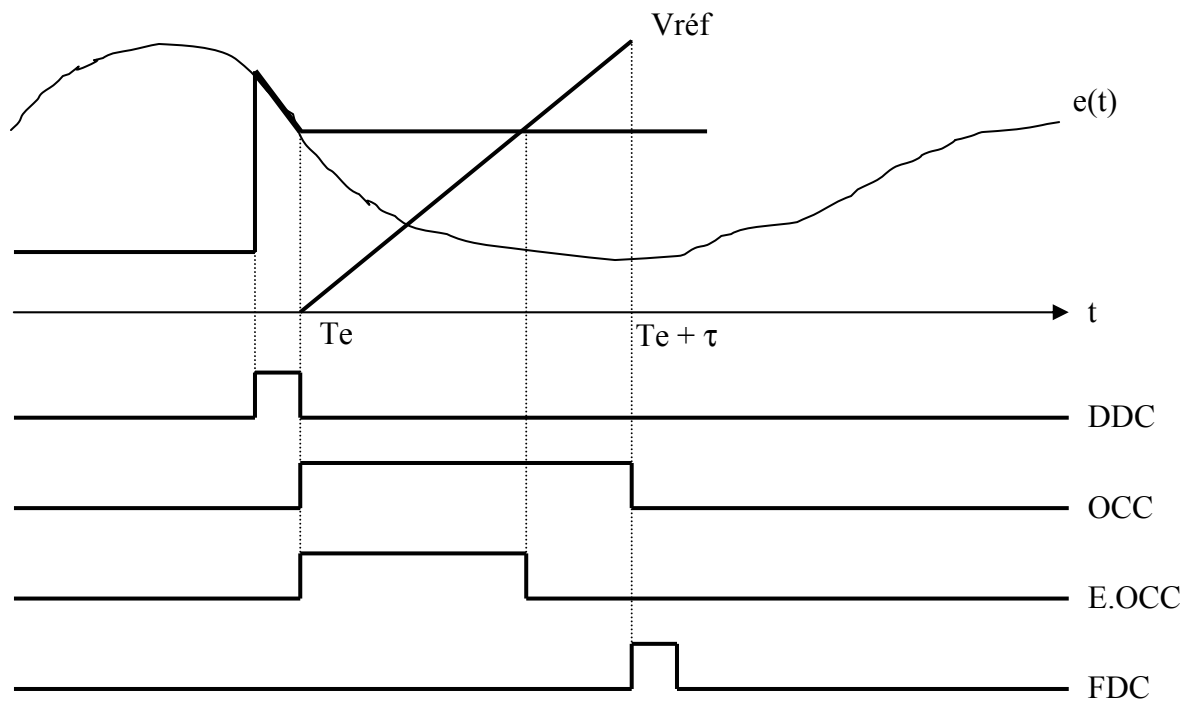
Le convertisseur Analogique Numérique est un organe plus lent que le convertisseur Numérique Analogique. Il arrive souvent que le temps de conversion ne soit pas négligeable vis-à-vis de la vitesse d'évolution du signal $e(t)$. Dans ces conditions, il faut pouvoir conserver, au moins pendant le temps de conversion, la tension $e(t)$ que l'on envoie sur le convertisseur. Cette opération, appelée échantillonnage blocage, est réalisée selon le principe électrique de la figure suivante :



Si "I" fermé ($I=1$),
alors $s(t) = e(t) \quad \forall t$
Si "I" ouvert à l'instant T_e ($I=0$),
alors $s(t) = e(T_e) \quad \forall t > T_e$

Réalisation :





Signaux de synchronisation

- DDC : Demande de conversion,
- OCC: Signal d'occupation,
- FDC: Fin de conversion

E est un signal logique sortant du comparateur tel que:
 $E = 1$ si $s(t) \geq rampe$

Dans ces conditions, on a la séquence de fonctionnement suivante:

- On envoie l'impulsion de demande de conversion DDC par le micro processeur ou de manière externe. Pendant la DDC, on ferme I de l'échantillonneur bloqueur, on fait une RAZ du compteur (initialisation), on initialise le générateur de rampe à 0V.
- Le convertisseur répond par un signal d'occupation OCC. Pendant l'OCC, on ouvre I (I→blocage), on génère une rampe analogique qui va de 0V à V_{ref} . Le signal E.OCC valide alors l'horloge de comptage du convertisseur de telle sorte que le temps de comptage soit proportionnel à $e(T_e)$
- En fin de OCC, le convertisseur génère un signal de fin de conversion FDC indiquant au demandeur que les données apparaissant en sortie du compteur sont valides.

Remarque :

Pour réaliser une conversion en bipolaire, il suffit, lors de la DDC, d'initialiser la rampe à $-V_{ref}/2$ et le compteur à 1000...0. On obtient alors une conversion en mode complément à 2 représentant des tensions pouvant varier entre $-V_{ref}/2$ et $+V_{ref}/2$.